

DISC試験/層間短絡試験 CISC試験/短絡+突入電流試験

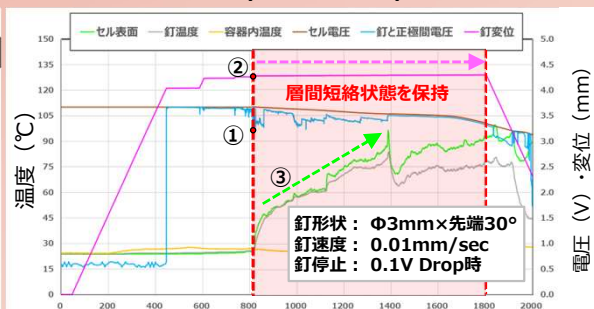
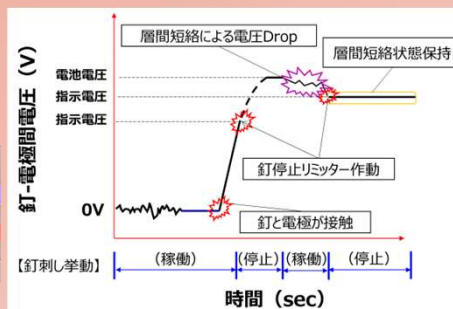
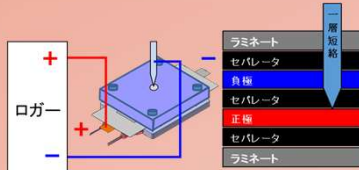
KOBELCO

高精度制御・評価が可能なDISC試験

短絡事象の早期検知による安全化技術の開発が重要になっています。
内部短絡の模擬として、単層での釘の停止や微小な電圧低下などを高精度に制御・評価できる
釘刺し試験技術【DISC試験】を構築しました。

試験例：液系LIB(SOC 50%)のDISC試験

*During an Internal Short Circuit Test



- 層間短絡を保持した状態で電池挙動の計測
変位分解能:約5μm、約50mVの電圧変化の検知で
釘の制動制御が可能 (※高精度化)
- 釘絶縁処理と特殊変位計の対策
限りなくノイズレスなデータ取得が可能

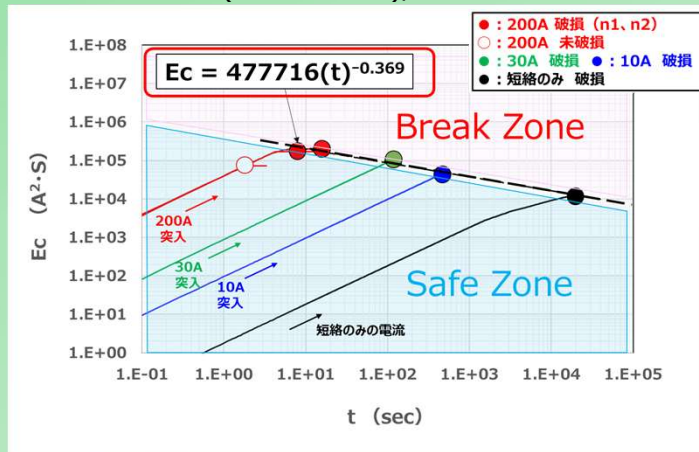
- ① 内部短絡発生後の電圧低下を釘と正極間電圧で検知
- ② 電圧低下検知で釘停止
→ 層間短絡状態を保持
- ③ 層間短絡状態でのセル温度上昇などを計測

CISC試験と電池破損定量評価手法 特願2024-185383/商標024-099851(CISC)

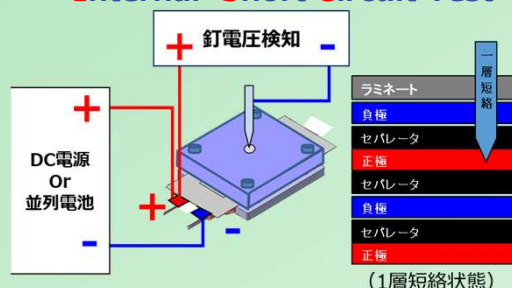
蓄電システムは組電池の状態であるため、内部短絡が発生した電池に急速充電などの突入電流が加わると、破損電池を起点とした熱暴走（熱連鎖爆発）のリスクがあります。

層間短絡を維持した状態で突入電流を印可できる定電流突入試験【CISC試験】を開発すると共に、電池破損に至る時間や電流値の定量的評価手法を新たに考案しました。

試験例：液系LIB(SOC 100%)/電流:0~200AのCISC試験



*Constant-current inrush during Internal Short Circuit Test



複数のCISC試験結果から Ec-t線図を作成

セル短絡状態におけるエネルギー値 Ec から
電池破損に至る時間や電流値の評価が可能

$$E_c = I_{rms}^2 \cdot T = \int_0^T I(t)^2 dt = J/R_s$$

Ec: 短絡抵抗Rsに加えられるエネルギー、I_{rms}: 電流実効値
T: 電流発生総時間、t: 時間、J: 短絡時熱量
Rs: 内部短絡抵抗

- ・開発電池セルの耐内部短絡性能の把握
- ・電池セルの冷却機構設計（ジュール熱の制御）
- ・過電流遮断回路の電流・時間の設定（保護機構の検討）

この技術資料に関するお問い合わせは、最寄り営業担当に連絡いただくか、もしくは弊社問合せ窓口までお知らせください。

mailto:inquiry_eigyo@kki.kobelco.com

<無断転用・転載厳禁>

株式会社コベルコ科研

©2025 KOBELCO RESEARCH INSTITUTE, INC.