

半導体デバイスの故障解析技術

C

産業の米とも言われる半導体デバイス、その中でもとくにLSI(大規模集積回路)は今やコンピュータのみならず、通信機器、産業用機械、自動車、家庭用電気製品などあらゆる製品に組み込まれ、それらの頭脳として機能している。このLSIの集積度はほぼ3年に4倍の割合で向上しており、最近では64メガビットのDRAM(Dynamic Random Access Memory)が主流になっている。集積度の向上は、デザインルールの微細化、セル構造の立体化、配線の多層化などにより実現されている。このように微細化、複雑化している半導体デバイスの故障解析がどのように行われているのかについて、異物の検出方法、デバイス構造の観察技術を中心に紹介する。

故障解析とは

C-1

故障解析とは半導体デバイスなどに発生した故障を確認し、故障のモードやメカニズムを明らかにするために、必要に応じて電氣的測定と物理・化学的な多くの先端的分析解析技術を組み合わせ、故障の原因を究明することである。

故障のモードやメカニズムが明らかになれば、それを設計・製造にフィードバックし、故障が起

きないように対策がとられる。量産段階での故障解析は製品の歩留まり向上だけでなく、信頼性確保のためにも重要である。歩留まりが急に低下したような場合には短時間でその原因を究明し、その結果を迅速に製造プロセスにフィードバックすることが求められている。

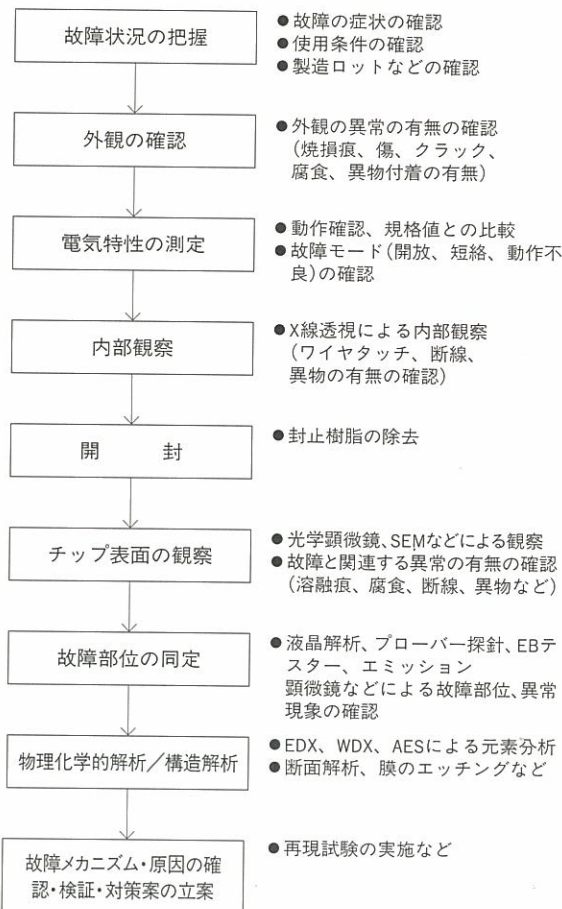
故障原因とその検出手段

C-2

製造プロセスに起因した半導体デバイスの故障原因をまとめると第1表のようになる。異物、パターンずれ、断線など形状変化として観察されるものは、走査型電子顕微鏡(SEM)や透過型電子顕微鏡(TEM)を用いて調査される。配線間のコンタクト異常や異物の同定などには元素分析が必要で、TEMを使った分析やオージェ電子分光(AES)が用いられる。結晶欠陥などは表面から見えないので、断面をTEMで観察することにより検出できる。

故障解析の手順 C-3

故障解析の手順を第1図に示す¹⁾。実装されて製品として市場に出た後で故障したデバイスの故障解析には、第1図に示したすべての手順が必要になる。製造プロセスをモニターし、製品の歩留まりを管理するために行われる故障解析は、通常、ウエハレベルで電気テストした後のデバイスを解析対象とするため、故障箇所の特定制から始めることになる。メモリーチップの場合には、電氣的テストのみで不良箇所が同定される場合が多い。ASICやCPUなどのロジックデバイスでは、電氣的テストでは故障箇所は分からず、EBテスターやEBIC(電子線誘起電流)、OBIC(光誘起電流)、発光法などを用いるが、それでも不良箇所を特定することが非常に困難になりつつある。



第1図 故障解析の手順

第1表 主な故障原因と検出手段

異物	SEM, TEM, AES
パターン異常	SEM, TEM
断線	SEM, TEM
接続界面異常	SEM, TEM
結晶欠陥	TEM
ドーパント分布異常	SIMS

1) 二川清ほか：デバイス・部品の故障解析，日科技連，(1992)，p.17

異物(パーティクル)

半導体デバイスはますます高集積化している。そのため、不良原因となる異物のサイズは微細化し、検出、同定は困難さを増している。

量産段階における歩留まり低下はほぼこの異物に起因するものと考えられている。半導体製造ラインの自動化とクリーン化は急速に進み、人に起因する異物は無視できるほどになり、いまや装置やプロセス自体からの異物が問題になってきている。

実際のラインでは、ダミーウエハなどを使って異物のモニターを行っており、レーザー光を使ったパーティクルモニターにSEM/EDSをつないだ装置が使われているが、不良を引き起こす異物のサイズがますます微細化しているため検出が難しくなっている。

電気測定によって実際のデバイスに不良が見つかった場合には、オフラインで異物を検出する。その検出の手段は大きく3つに分けられる。

- ①表層からエッチングしてSEMで観察する。
- ②表層から研磨(平面研磨)してSEMで観察する。
- ③FIBで断面を出してSEMで観察する。

このようにして見つかった異物を同定するには、特性X線を検出するEDS/WDSと、オージェ電子を検出するオージェ電子分光法がある。前者は $1\mu\text{m}$ より大きい異物の同定に有効で、それより小さい場合($0.05\mu\text{m}$ 程度まで)は後者が用いられる。

パターンずれ、断線などの形状異常についても同様の作業で検出できる。

構造欠陥

透過型電子顕微鏡(TEM)による断面観察は、LSIのデザインルールの微細化につれて、品質の確認に不可欠の手段となりつつある。セルコンタクトやビットコンタクト部分ではオーバーエッチの有無、ビアコンタクト部分ではバリアメタルのカバレッジ、配線部分ではヒロックや断線およびバリアメタルの均一性、などを調べるために用いられる。

さらに、ビット不良の場合のように特定の箇所では不良が生じた場合、その原因を究明するためには、特定の不良ビットがどうなっているかを調べることが必要になる。このような場合、最近ではガリウムイオンを細かく絞ったイオンビーム(FIB)を用いて、サブミクロン単位で狙った場所の断面試料が作られるようになってきた。

LSIの断面写真の例を写真1に示す。格子像からゲート酸化膜の厚さがわずかに 10nm の厚さであることや、キャパシター酸化膜(SiONO)の層状構造が分かる。ここに示した素子は正常品であり不良部分は認められないが、転位や積層欠陥などの結晶欠陥があれば回折コントラスト像から検出することができる。

その他の事例

紙面の都合で詳細は割愛するが、半導体デバイス故障解析の例を参考までに以下に列挙する。

- ①ボンディングパッド表面のコンタミ分析
- ②ドーピング元素の深さ方向濃度分布測定
- ③ウエハ表面汚染元素の定量
- ④Al配線の結晶粒のサイズと形状調査
- ⑤BPSG膜の異常部の調査や組成分析

半導体デバイス故障解析技術の一端を紹介した。メモリーをはじめLSIは今後ますます微細化、集積化が進み、故障解析は難しくなっていくことが予想される。形態観察はSEMからSPM(走査プローブ顕微鏡)へと進み、TEMの使用頻度はますます増えていくものと思われる。われわれはこのような状況に対応し、情報産業の発展を側面からしっかりと支えていきたいと考えている。

[西神事業所 技術室 笹川 薫]

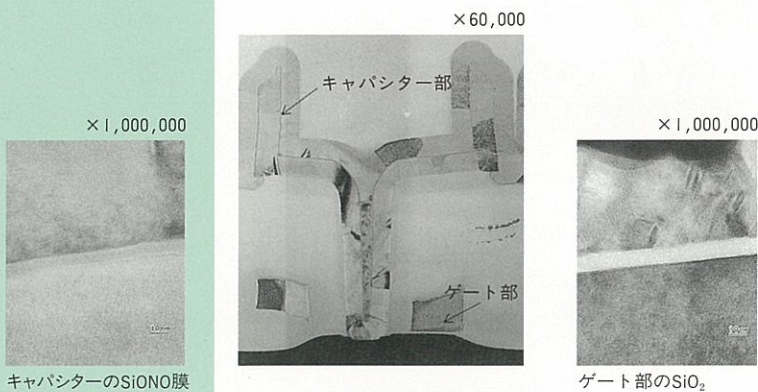


写真1 64メガDRAMの断面TEM写真