

B

高分解能RBS/ERDA法による多層膜解析技術

半導体デバイス、ハードディスクの磁気ヘッド、記録膜、レーザーダイオードの活性層など、最先端の薄膜製品の製造において、1原子層の厚さで膜の厚さや組成をコントロールする必要性が生じている。

このような原子層レベルの膜厚測定や組成分析は、従来の表面分析法、断面TEM観察、光学的膜厚評価法では困難になってきている。ここで紹介する高分解能RBS/ERDA法は、中エネルギーのイオンビームを使い、原子層レベルの深さ分解能で膜厚や組成を評価することができる。さらに、ダメージ、欠陥、ひずみの評価も可能である。その原理、特徴、応用例を紹介する。

B-1

分析ニーズ

原子層レベルで膜を評価することが求められている材料・製品の例を第1表に示す。

評価項目としては、①主成分の深さ方向分布、②不純物や添加元素の深さ方向分布、③面密度、④ダメージや欠陥、⑤ひずみ、⑥水素の深さ方向分布、などがあげられる。

これらはいずれも、着目している領域の厚さが数nm以下であり、原子層レベルの深さ分解能で評価することが求められている。そのため、従来の表面分析や断面TEMでは評価できないか、あるいは評価が困難になっており、本稿で紹介する高分解能RBS/ERDAのニーズが高まっている。

第1表 原子層レベルの膜を評価するニーズ

	製品・材料	着目部位・厚さ	評価項目	特性への影響
Siデバイス	high-k膜	基板との界面 1-5nm	界面層の組成、膜厚、膜組成の深さ分布	実効酸化膜厚
	SiON膜	膜中 1-3nm	Nの深さ方向濃度分布	電気特性・信頼性
	Si/SiGe	SiとSiGeの界面	ひずみの深さ分布、SiGeの組成	電気特性・移動度
	SiO ₂ 膜	Si基板との界面	界面のひずみ量、膜の面密度	電気特性・信頼性
	極浅接合	ドーピング層 10-30nm	ダメージ量、原子位置、イオン注入量	電気抵抗
	SiON膜	各層の界面 20-30nm	組成の深さ分布、各層の面密度	電気特性（容量）
	TiN等のバリア膜	膜中 1-5nm	組成の深さ方向分布、不純物	バリア性
	半導体単結晶	表面近傍 数nm以下	欠陥やダメージの深さ分布	電気特性
ハードディスク	トンネル接合素子	トンネル酸化膜 1-3nm	組成と膜厚	磁気抵抗比
	記録膜	各層および界面 1-50nm	界面層各層の面密度	磁気特性
	カーボン保護膜	膜中 1-10nm	水素の深さ方向分布面密度	硬度・耐磨耗性
	潤滑膜	膜中 1-3nm	組成、付着量被覆率	潤滑性・耐食性
光学デバイス	発光ダイオード	活性層（超格子） 1-3nm	組成と面密度	発光特性
	レーザーダイオード	活性層（超格子） 1-3nm	組成と面密度	発光特性
	光学結晶	表面近傍 数nm	欠陥やダメージの深さ分布	光透過率

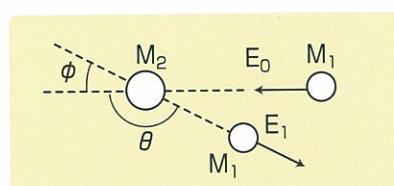
B-2

原理

RBS/ERDAの原理を(1)元素の識別、(2)深さの識別、(3)定量、(4)チャネリングの4つに分けて簡単に説明する。

元素の識別

元素の種類は、散乱イオンのエネルギーから識別される。散乱の模式図と散乱イオンのエネルギーを表す式を次に示す。



$$E_1 = KE_0 \quad K: \text{kinematic factor}$$

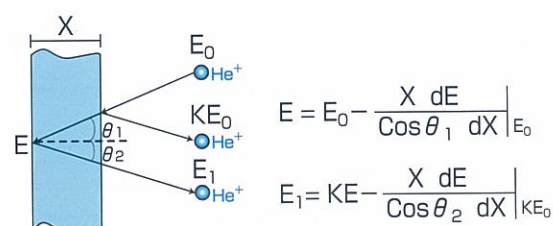
$$K = \left[\frac{(M_2^2 - M_1^2 \sin^2 \theta)^{1/2} + M_1 \cos \theta}{M_2 + M_1} \right]^2$$

プローブはヘリウムイオン ($M_1=4$)であり、ターゲット原子の質量が大きいほど散乱イオンのエネルギーは高くなる。原理的には質量分析であるため、同位体（例えば ^{16}O と ^{18}O ）が識別できる。

深さの識別

着目元素の深さは、プローブであるヘリウムイオンが物質中を通過する際に失うエネルギーから求められる。模式図と計算式を次に示す。

異なる深さから散乱されてきたヘリウムイオン



$$E = E_0 - \frac{X \, dE}{\cos \theta_1 \, dX} \Big|_{E_0}$$

$$E_1 = KE - \frac{X \, dE}{\cos \theta_2 \, dX} \Big|_{KE_0}$$

のエネルギーを測定する分解能が装置の深さ分解能を決める。

従来の高エネルギーRBSで使われている半導体検出器のエネルギー分解能は15~20keVであり、ここで紹介している高分解能RBSの磁場型検出器のエネルギー分解能は1.2keVで、エネルギー分解能を10倍以上向上させている。

定 量

感度は以下に示す式から正確に計算される。高エネルギーの場合には、1番目の式で感度が正確に計算できるが、中エネルギーでは電子によるスクリーニング効果があらわれるため2行目以降に示す補正計算を行っている。

$$\frac{d\sigma}{d\Omega} = \left(\frac{Z_1 Z_2 e^2}{4E} \right)^2 \frac{4}{\sin^4 \theta} \frac{[1 - ((M_1/M_2) \sin \theta)^2]^{1/2} + \cos \theta}{[1 - ((M_1/M_2) \sin \theta)^2]^{1/2}}$$

$$\sigma_{sc} = \sigma(\theta) F$$

$$F = (1 - 0.049 Z_1 Z_2^{4/3} / E)$$

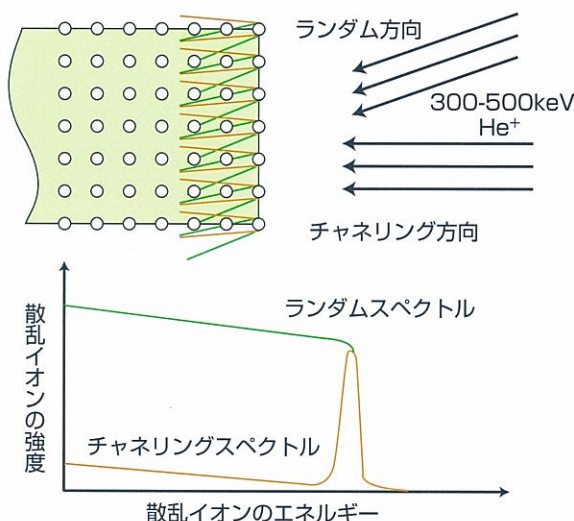
チャネリング

試料が単結晶や単結晶上のエピタキシャル薄膜の場合、入射イオンビームを結晶軸方向に平行に入射させると、整列した結晶格子の最表面の原子が後ろの原子を隠すため、散乱収率が数%にまで

小さくなる。これがチャネリングである。格子位置からはずれた原子は、ブローブイオンを散乱するので、イオン照射などの表面処理によって生じたダメージや欠陥が検出できる。

単結晶から得られるスペクトルの模式図を第1図に示す。チャネリングスペクトルを赤線で、入射イオンビームが結晶軸方向からはずれた場合に得られるランダムスペクトルを緑線で示した。

チャネリング条件で測定することによって、ダメージや欠陥の量がわかるだけでなく、酸素や窒素などの軽元素を精度良く定量することが可能となっている。



第1図 単結晶から得られる高分解能RBSスペクトルの模式図

特 徴

高分解能RBS/ERDAの特徴をまとめて第2表に示す。

第2表 高分解能RBS/ERDAの特徴

特 徴	概 要
エネルギー分解能が高い	磁場型エネルギー分析器を用いているためエネルギー分解能が高い。そのエネルギー分解能は、現状の装置では、エネルギー分析器に入るイオンのエネルギーの0.3%程度 (400keVに対して1.2keV)である。
深さ分解能が高い	Siウエハーの薄膜分析でよく用いる条件 (散乱角: 50度、入射角: 45度 (100) ウエハーに対して〈101〉入射) では、最表面で散乱されたイオンと1nmの深さまで侵入して散乱されたイオンは、約6keVのエネルギー差を生じるので、装置の分解能1.2keVは約0.2nmの深さ分解能に相当する。
高い定量精度	原子核どうしの散乱現象を用いており、感度が元素の結合状態に依存しない。定量に用いる散乱断面積やエネルギー損失データの信頼性が高いため、原理的には±3%以内の相対精度で定量可能である。
水素の定量ができる	ブローブイオンによってたたき出された水素イオンを検出することによって、水素が分析できる (ERDA: 反跳散乱分析法)。定量下限は0.1-0.5at%。
非破壊で深さ方向分布がわかる	ブローブイオンが試料中を通過する際に失われるエネルギーの量から、元素の深さがわかるため、イオンスパッタなどを行わずに深さ方向分布がわかる。
膜の密度がわかる	組成とエネルギー損失量から面密度 (atoms/cm ²) がわかり、この面密度を膜厚で割ることによって密度 (g/cm ³) が求まる。
単結晶の表面近傍のダメージがわかる	単結晶材料の場合には、結晶軸に平行にイオンビームを照射してチャネリング測定することによりイオン注入や加工の際に生じる、ダメージや結晶欠陥の量とその深さ方向の分布がわかる
単結晶/膜界面のひずみがわかる	単結晶基板と膜の界面近傍の基板側の原子がひすんでいれば、チャネリング測定からひすんだ原子の量を求めることができる。

高分解能RBS/ERDAによって、(1)高誘電体膜 (high-k膜)、(2)Si表面の欠陥、(3)Si基板表面のひずみ、(4)DLC膜中の水素、を評価した例を紹介する。

high-k膜

MOSデバイスのゲート絶縁膜は、微細化の進展により、2005年には、シリコン酸化膜相当で1nm以下の厚さの膜が必要とされている。これは3~4原子層の厚さに相当する。

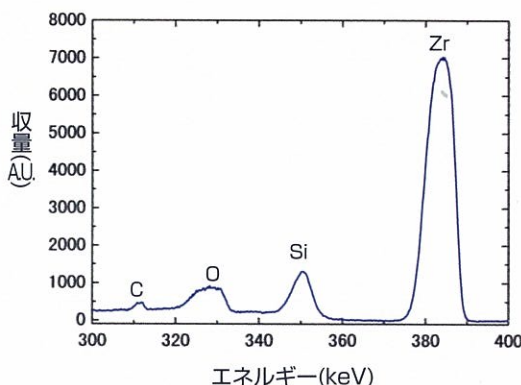
このくらい薄くなると、トンネル電流の増大、ゲート電極にドーパした元素の拡散、信頼性の低下等により、シリコン酸化膜は使えないため、誘電率が高い膜（いわゆるhigh-k膜）の開発が非常に勢いで進められている。

シリコン基板上にhigh-k膜を形成した後、プロセスで想定される1000℃程度のアニールを施すと、high-k膜とシリコン基板との界面に、シリコン酸化膜やシリケートが生じる。要求される膜厚がシリコン酸化膜に換算すると3~4原子層であるから、1原子層のシリコン酸化膜やシリケートが生じただけでも、電気特性、とくに換算膜厚に与える影響は大きい。

シリコン基板上に約3nmの ZrO_2 膜が形成された試料の高分解能RBSスペクトルを第2図に示す。

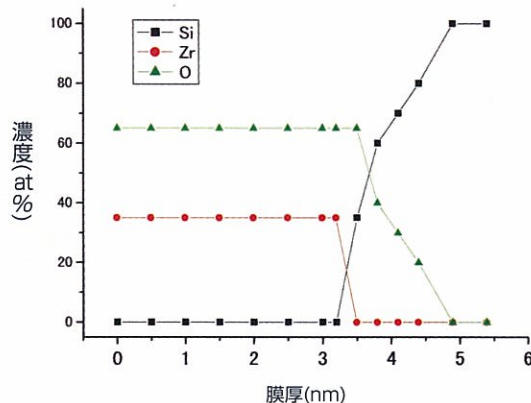
このスペクトルをシミュレーションにより解析すれば、第3図に示す各元素の深さプロファイルが得られる。ジルコニウム酸化膜としては、ほぼ化学量論比になっていることがわかり、酸素はジルコニウム酸化膜と基板との界面にも存在していることがわかった。

シリコン酸化層やシリケート層などの生成を抑制するために、high-k膜と基板との界面に原子層レベルの厚さの酸素拡散バリアー層を挿入することが試みられている。



第2図 ZrO_2 /Si基板の高分解能RBSスペクトル
散乱角50度
<110>入射
 He^+ 450keV

その構成成分としてよく用いられる窒素は、高分解能RBSのスペクトル上では、炭素と酸素のスペクトルの間にあらわれる。このような試料の場合には、元素間の重なりが生じないように、シミュレーションにより最適な測定条件を見出したのち、測定・解析を行っている。

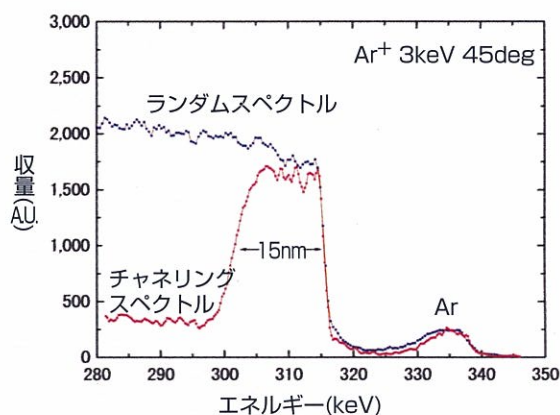


第3図 各元素の深さプロファイル

シリコン表面の欠陥

シリコン単結晶にイオン注入した際に生じるダメージや欠陥の深さ方向分布、それをアニールした後に残留する欠陥の量、プラズマ処理により生じたダメージ層の深さ方向分布などを、チャネリング測定によって評価することができる。

シリコン単結晶に、3keVのアルゴンイオンを表面がエッチングされるまで照射した場合に、表面に生じたダメージ層の厚さを調べた結果を第4図に示す。



第4図 Arイオン照射したSi基板表面の高分解能RBSスペクトル (ランダムとチャネリングスペクトル)

315keV以下の領域に生じているスペクトルはシリコン原子からの散乱によるもので、335keV付近にピークをもつスペクトルは、打ち込まれたアルゴン原子からの散乱によるものである。

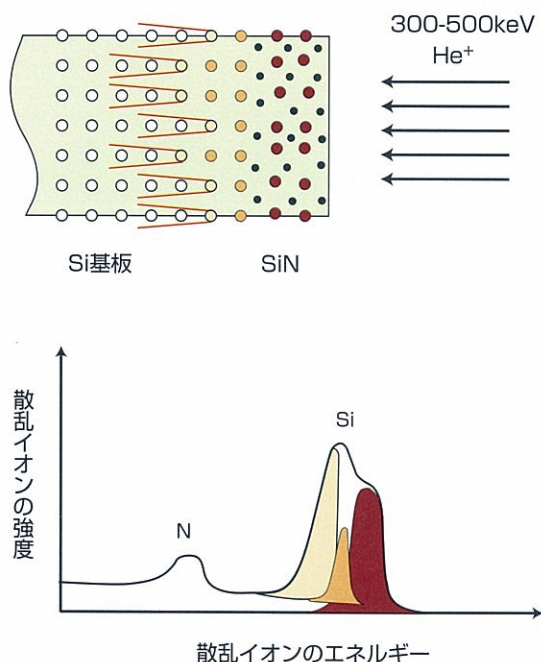
このスペクトルから、約15nmのアモルファス層ができていることがわかる。打ち込まれたアルゴンイオンのピーク濃度は、今回の条件では8at%であることがわかった。

基板表面のひずみ

前節のような結晶格子位置の大きな変化ではなく、原子間距離の数%程度の変位も測定することが可能である。

例としては、格子定数の異なるエピ膜と基板の界面のひずみや、単結晶基板表面を酸化もしくは窒化した場合の基板表面の結晶格子の変位などがある。

シリコン基板の表面にシリコン窒化膜を形成させた試料についてチャネリング条件で測定した場合に得られるスペクトルを模式的に第5図に示す。



第5図 チャネリングスペクトルから界面でひずんだシリコン原子の量を調べる方法を示す模式図

試料の模式図で、小さい黒丸は窒素原子を、茶色の丸(●)は窒化膜中のシリコン原子を、薄茶色の丸(○)は変位した基板シリコン原子を、表面ピークを形成するシリコン原子を肌色(○)で示す。白丸は基板中の変位していないシリコン原子を示している。

シリコンのスペクトルは3つの成分からなっており、高エネルギー側から、窒化膜中のシリコン原子、変位したシリコン原子、規則格子の最表面のシリコン原子、の順にスペクトル形成に寄与している。

窒化膜中のシリコン原子の寄与は窒素のスペク

トル強度から化学量論的に算出され、規則格子の最表面のシリコン原子の数は結晶方位と入射方位から計算できるので、シリコンのピーク面積からこれらの寄与を差し引けば、ひずんでいる原子の量を見積ることができる。

DLC膜中の水素

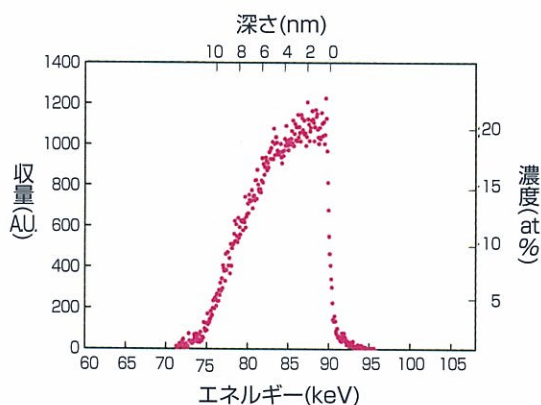
DLC膜の特性はそこに含まれる水素の量と大きな相関が認められている。

水素を定量する方法としては、赤外分光法や二次イオン質量分析法などがあるが、定量値の信頼性は必ずしも高くはない。

DLC膜の厚さが数10nm以上あれば、従来の高エネルギーのERDAで十分であるが、数nm以下になってくると、表面吸着層中の水素が誤差要因となる。

高分解能ERDAでは、表面吸着層と内部を識別できるため、数nmのDLC膜でも膜中の水素を定量することができる。

約7nmの厚さのDLC膜中の水素を分析した例を第6図に示す。この試料では、表面吸着層の影響は認められない。表面近傍は1nm以下の深さ分解能であることが分かる



第6図 DLC膜の高分解能ERDAスペクトル

高分解能RBS/ERDAは、表面や薄膜の分析において、原子層レベルの深さ分解能で、組成の深さ方向分布がわかるだけでなく、結晶表面や界面の欠陥やひずみの深さ方向分布もわかることを紹介した。

これらの特徴により、高分解能RBS/ERDAが、情報産業やナノマテリアルの分野において、今後ますます活用されることを期待している。

[エレクトロニクス事業部 技術部 笹川薫]